

## INFORMAȚII PERSONALE


**KIREI Botond Sandor**

Str. Magnoliei, Nr. 1, Sc. A, Bl. 1, Ap. 7, loc. Baci, Jud. Cluj, 407055, Romania

0264202453 0744251009

botond.kirei@bel.utcluj.ro

www.bel.utcluj.ro/~botondkirei

Sexul masculin | Data nașterii 16/11/1981 | Naționalitatea română

PROIECTUL SI POZIȚIA  
PENTRU CARE SE  
CANDIDEAZĂ

Obținerea abilitării de coordonare studii doctorale

EXPERIENȚĂ PROFESIONALĂ  
ÎN ACTIVITĂȚI DIDACTICE

2016-prezent

**Conferențiar al Departamentului Bazele Electronicii, Facultatea de Electronică, Telecomunicații și Tehnologia Informației**

Universitatea Tehnică din Cluj Napoca, Str. Memorandumului, Nr. 17, Cluj Napoca, [www.utcluj.ro](http://www.utcluj.ro)

▪ Responsabil pentru buna desfășurare a activităților didactice la discipline următoare:

| Discipline                                         | Rol                                            | Descriere                                                                                                                                               |
|----------------------------------------------------|------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------|
| Managementul Energiei                              | Titular de disciplină                          | Disciplina este ținută la studenți înscriși în primul an de studiu la specializarea "Inginerie Economică în Domeniul Electric, Electronic și Energetic" |
| Proiectarea sistemelor digitale cu instrumente HDL | Titular de disciplină                          | Disciplinele sunt ținute pentru masteranzi de la specializarea „Circuite și Sisteme Integrate” din cadrul facultății                                    |
| Filtre Analogice                                   | Responsabil lucrări de proiect și laborator    |                                                                                                                                                         |
| Metode Adaptive de Prelucrarea Semnalelor Radio    | Titular disciplina                             | Disciplina este ținută la studenți înscriși în primul an de studiu la masterul "SICAS – Sisteme integrate de comunicații cu aplicații Speciale"         |
| Analiza și Sinteza Circuitelor                     | Responsabil lucrări de laborator și de proiect | Discipline ținute la studenți înscriși în anul doi de studiu la specializările din cadrul facultății                                                    |

▪ Responsabil pentru îndrumarea lucrărilor de licență și disertațiilor de master

Domeniul de activitate: educație, cercetare și dezvoltare

2013-2016

**Șef lucrări al Departamentului Bazele Electronicii, Facultatea de Electronică, Telecomunicații și Tehnologia Informației**

Universitatea Tehnică din Cluj Napoca, Str. Memorandumului, Nr. 17, Cluj Napoca, [www.utcluj.ro](http://www.utcluj.ro)

▪ Responsabil pentru buna desfășurare a activităților didactice la discipline următoare: Informatică Aplicată, Managementul Energiei, Proiectarea sistemelor Digitale cu instrumente HDL.

▪ Responsabil pentru aplicațiile la disciplinele Filtre Analogice, Sisteme Digitale, Analiza și Sinteza Semnalelor, Teoria Semnalelor

▪ Responsabil pentru îndrumarea lucrărilor de licență și disertațiilor de master

Domeniul de activitate: educație, cercetare și dezvoltare

2009 - 2013

**Asistent al Departamentului Bazele Electronicii, Facultatea de Electronică, Telecomunicații și Tehnologia Informației**

Universitatea Tehnică din Cluj Napoca, Str. Memorandumului, Nr. 17, Cluj Napoca, [www.utcluj.ro](http://www.utcluj.ro)

- Responsabil pentru lucrările de proiect și laborator la disciplinele Analiza și Sinteza Semnalelor, Teoria Semnalelor, Sisteme Digitale, Sisteme cu FPGA, Filtre Analogice, Sisteme cu Circuite Reconfigurabile
  - Responsabil pentru îndrumarea lucrărilor de licență
- Domeniul de activitate:** educație, cercetare și dezvoltare

## EXPERIENȚĂ PROFESIONALĂ ÎN PROIECTE INDUSTRIALE

|      |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |
|------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 2017 | <b>Inginer proiectare SoC</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |
|      | Control Data Systems, Romania                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |
|      | ▪ Responsabilități: Proiectarea și testarea modulelor VHDL pe plăci de dezvoltare echipate cu arii logice programabile cu microcontrollere integrate. Modulele dezvoltate sunt folosite în radiocomunicații fără fir, de exemplu, interfață SpaceWire – UART, implementarea stack-urilor MAC și (componentelor) PHY pe platforme SoC. Necesită cunoștințe de limbaje de descriere hardware (VHDL, Verilog) și abilități de programare a microcontrollerelor din familia ARM în limbajul C/C++. |
|      | <b>Domeniul de activitate:</b> Telecomunicații                                                                                                                                                                                                                                                                                                                                                                                                                                                 |
| 2012 | <b>Inginer de verificare ASIC</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                              |
|      | Marvell Technologies, Israel                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |
|      | ▪ Responsabilități: Circuite integrate dedicate pentru aplicații de rețelistică au fost verificate folosind un limbaj dezvoltat intern. Procesul de verificare necesită competențe/cunoștințe legate de limbajul de programare PERL și sistemul de operare Linux. S-au rulat verificări de testabilitate a descrierilor la nivel RTL, s-au creat scenarii de testare pentru verificarea funcțională a descrierilor RTL.                                                                        |
|      | <b>Domeniul de activitate:</b> Telecomunicații                                                                                                                                                                                                                                                                                                                                                                                                                                                 |
| 2011 | <b>Inginer de verificare ASIC</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                              |
|      | Broadcom, Israel                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |
|      | ▪ <b>Sumar:</b> verificarea unui procesor în banda de bază a unei implementări a nivelului fizic a standardului 3GPP. Metoda de verificare a fost Golden Reference Verification Method, în urma căruia au fost verificate descrierile RTL în scenarii de utilizare complexe                                                                                                                                                                                                                    |
|      | <b>Domeniul de activitate:</b> Telecomunicații                                                                                                                                                                                                                                                                                                                                                                                                                                                 |
| 2007 | <b>Inginer de verificare ASIC</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                              |
|      | Movidia, Timișoara, Romania                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |
|      | ▪ <b>Sumar:</b> verificarea funcțională a unui accelerator grafic de putere redusă a fost verificat aplicând metoda Reference Verification Method.                                                                                                                                                                                                                                                                                                                                             |
|      | <b>Domeniul de activitate:</b> Electronică                                                                                                                                                                                                                                                                                                                                                                                                                                                     |
| 2006 | <b>Inginer de proiectare ASIC</b>                                                                                                                                                                                                                                                                                                                                                                                                                                                              |
|      | S.C. PitagorASIC S.R.L., Brasov, Romania                                                                                                                                                                                                                                                                                                                                                                                                                                                       |
|      | ▪ <b>Sumar:</b> s-a dezvoltat un integrat specializat pentru aparate foto digitale. Modele Matlab/Simulink la nivel de sistem au fost „traduse” în limbajul Verilog. Verificarea comportamentală și funcțională a descrierilor RTL s-au realizat folosind programul de simulare ModelSim. Anumite interfețe, de exemplu interfață SRAM, nu aveau modele Simulink, aceste interfețe s-au realizat urmărind foile de catalog.                                                                    |
|      | <b>Domeniul de activitate:</b> Electronică                                                                                                                                                                                                                                                                                                                                                                                                                                                     |

## EDUCAȚIE ȘI FORMARE

Octombrie 2005 –  
Noiembrie 2009

### Doctor în domeniul Inginerie Electronica și Telecomunicații

Universitatea Tehnica din Cluj Napoca, Str. Memorandumului, Nr. 17, Cluj Napoca, [www.utcluj.ro](http://www.utcluj.ro)

- Titlul tezei de doctorat: Contribuții la prelucrarea semnalelor complexe în comunicații fără fir

Octombrie 2006 -  
Iunie 2007

### Studii aprofundate în domeniul Tehnici de proiectare a circuitelor electronice

Universitatea Tehnica din Cluj Napoca, Str. Memorandumului, Nr. 17, Cluj Napoca, [www.utcluj.ro](http://www.utcluj.ro)

- Bazele Electrotehnicii, Semnale, Circuite și Sisteme, Circuite Integrate Digitale, Tehnici de proiectare pe arii logice programabile, Proiectarea Circuitelor Complexe, Pedagogie

Octombrie 2000 – Iunie 2005

### Inginer diplomat în specializarea Electronică Aplicată

Universitatea Tehnica din Cluj Napoca, Str. Memorandumului, Nr. 17, Cluj Napoca, [www.utcluj.ro](http://www.utcluj.ro)

▪ Bazele Electrotehnicii, Semnale, Circuite și Sisteme, Circuite Integrate Digitale, Tehnici de proiectare pe arii logice programabile, Proiectarea Circuitelor Complexe, Pedagogie

Septembrie 1996 – Iunie 2000

**Analist programator**

Liceul Teoretic „Ady Endre”, Oradea

## COMPETENTE PERSONALE

Limba maternă

maghiară

Alte limbi străine cunoscute

| INTELEGERE |        | VORBIRE                    |              | SCRIERE |
|------------|--------|----------------------------|--------------|---------|
| Ascultare  | Citire | Participare la conversație | Discurs oral |         |
| B1         | B1     | B1                         | B1           | B1      |

Engleza

Competențe și aptitudini tehnice

- Domeniul de expertiză: Compensarea neîmperecherilor în fază și în cuadratură a receptoarelor cu frecvență intermediară joasă/zero cu instrumente de prelucrare numerică a semnalelor
- Prelucrarea numerică și analogică a semnalelor audio, implementarea algoritmilor de prelucrare numerică cu arii logice programabile
- Modelarea sistemelor neliniare, proiectarea și implementarea filtrelor adaptive
- Proiectarea sistemelor digitale cu limbaje de descriere hardware Verilog și VHDL, implementarea sistemelor digitale pe arii logice programabile
- Testarea, verificarea și validarea a sistemelor digitale cu limbaje de verificare SystemVerilog și SystemC
- Programarea calculatoarelor: Pascal, C/C++

Competențe

organizaționale/manageriale

**Experiență în conducerea proiectelor de cercetare: 11 contracte (4 în calitate de director)**

- Director de proiect tip Bridge Grant contract nr. 43BG/01.10.2016 finanțat de Unitatea Executivă pentru Finanțarea Învățământului Superior, a Cercetării, Dezvoltării și Inovării (UEFISCDI), în valoare de 460.000 RON.
- Director de proiect tip tineri doctoranzi TD-428 finanțat Consiliul National al Cercetării Științifice din Învățământul Superior (CNCSIS), în valoare de 42500 RON
- Director de contract de cercetare postdoctorală finanțat de Fondul Social European prin proiectul POSDRU/89/1.5/S/52603, în valoare de 150000 RON
- Director contract de consultanță, beneficiar Ethergate SRL, Brașov, în valoare de 24800 RON

**Membru în 8 proiecte**

- persoana cheie, expert de proiectare circuite digitale în proiectul “HRIA - Hub-ul Român de Inteligență Artificială”, Smart Growth, Digitization and Financial Instruments Program, MySMIS no. 351416
- persoana cheie, expert de proiectare circuite digitale în proiectul “Bridge Wireless-SpaceWire de debit ridicat pentru transmisii intra-satelitare”, nr. 424PED/2020, Cod proiect: PN-III-P2-2.1-PED-2019- 3427, valoarea proiectului 600000 RON
- expert de proiectare pe arii logice programabile în cadrul proiectului “Hybrid - Inter Satellite Link” beneficiar proiect European Space Agency
- expert de proiectare circuite digitale în cadrul proiectului „Parteneriate pentru transfer de cunoștințe și tehnologie în vederea dezvoltării de circuite integrate specializate pentru creșterea eficienței energetice a noilor generații de vehicule” – PartEnerIC, ID P\_40\_437, proiect cofinanțat din Fondul European de Dezvoltare Regională prin Programul Operațional Competitivitate 2014-2020 în valoare totală de 10.241.263,05 lei din care 6.937.045,36 lei asistență financiară nerambursabilă.
- membru proiectul de cercetare pentru aplicații spațiale: IntraSAT-Tech - RDI Programme for Space Technology and Advanced Research – STAR, nr. contract 116 / 2016
- membru în doua proiecte de cercetare exploratorii: IDEI 2534 și IDEI 1057 finanțat de CNCSIS
- membru în contract de consultanță, beneficiar Pitagorasic SRL, Brașov

**Membru în comitete tehnice**

- 39th International Conference on Telecommunications and Signal Processing, TSP 2016, Vienna, Austria, June 27-29, 2016
- 38th International Conference on Telecommunications and Signal Processing, TSP 2015, Prague, Czech Republic, July 9-11, 2015

**Recenzent la jurnale cotate ISI**

- 2008 – prezent: COMPEL: The international journal for computation and mathematics in electrical and electronic engineering, ISSN: 0332-1649
- 2010 – prezent: Elsevier’s Signal Processing, ISSN: 0165-1684
- 2016 – prezent: IEEE Transactions on Circuits and Systems II: Express Briefs, ISSN: 1549-7747

**Recenzent la jurnale indexate BDI**

- 2016: Acta Technica Napocensis- Electronica-Telecomunicatii (Electronics and Telecommunications) ISSN: 1221-6542

#### Evaluator proiecte naționale

- 2021: Evaluator UEFISCDI – competiția "PNCDI III, SP 2.1, Proiect de transfer la operatorul economic (PTE-2021)", nr. certificat: D-2300-016T-4098
- 2023: Evaluator PNRR– competiția "DOTARI-2023 - Dotarea cu mobilier, materiale didactice și echipamente digitale a unităților de învățământ primar.", nr. certificat: D-2300-044S-0018

#### Competențe digitale

- Cunoștințe de tehnici avansate de editare/formatare în diferite suite de birotică (Microsoft Office, Open Office), utilizarea browserilor de internet (Internet Explorer, Microsoft Edge, Mozilla, Google Chrome)
- Utilizator confident a sistemelor de operare desktop (Microsoft Windows XP/Vista/7/8/10),
- Utilizator independent a sistemelor de operare Unix-like, de exemplu numeroase distribuții de Linux
- Cunoștințe de administrare a rețelelor cu și fără fir
- Platforme de modelare numerice: Matlab/Simulink, Scilab/Xcos, Octave, CPPSim
- Programe CAD și EDA: Cadence OrCAD, LTSpice, Mentor Graphics ModelSim/QuartaSim, Xilinx ISE / Vivado, Altera Quartus II

#### Permis de conducere

- Categoria: B

#### INFORMATII SUPLIMENTARE

##### Publicații

##### Carte publicată în edituri recunoscute

1. B.S. Kirei, "Proiectarea sistemelor digitale cu instrumente HDL", Editura Casa Cărții de Știință, Cluj Napoca, 2016, ISBN 978-606-17-0958-8

##### Capitol în carte publicată în edituri internaționale

1. B.S. Kirei, "An energy management discipline for future professionals in the energy sector", In M.J. Chern, V. Lanin, M. Sarker and N. Vaziri ed. "Advances in Energy Research and Development", ORIC Publications, Published Online October 2014, ISBN 978-0-9895590-1-0.

##### Lucrări didactice publicate la edituri recunoscute

1. Botond Sandor Kirei, „Managementul Energiei - Îndrumător de laborator I”, Editura Casa Cărții de Știință, Cluj Napoca, 2013, ISBN: 978-606-17-0301-2.
2. Paul Farago, B.S. Kirei, Gabor Csipkes, Sorin Hintea, "Descrierea în VHDL a sistemelor cu circuite integrate digitale : îndrumar de proiectare și simulare", Editura U.T. Press, Cluj-Napoca, 2014, ISBN 978-973-662-950-1

##### Lucrări semnificative în reviste cotate ISI

1. **B. S. Kirei**, V. Ratiu, and O. Ratiu, "Sensitivity of Line-of-Sight Estimation to Measurement Errors in L-Shaped Antenna Arrays for 3D Localization for In-Orbit Servicing," Sensors, vol. 25, no. 13, Art. no. 3947, 2025
2. **B. S. Kirei**, M. Neag, M.D. Topa, "Blind Frequency-Selective I/Q Mismatch Compensation Using Subband Processing", Circuits and Systems II: Express Briefs, IEEE Transactions on, ISSN : 1549-7747, Vol. 59 , Iss. 5, pp. 302 - 306 , Maz 2012.
3. **B. S. Kirei**, C.-A. Farcaș, C. Chira, I.-A. Ilie, and M. Neag, "Hardware Emulation of Step-Down Converter Power Stages for Digital Control Design," Electronics, vol. 12, no. 6, Art. no. 1328, 2023.
4. G. Kovacs, R. Nelega, A. Oprea, **B. Kirei**, E. Surducu, V. Surducu, R. V. F. Turcu, and E. Puschita, "Design, implementation, and RFSoC-based validation of a multi-path RF front-end for wideband spectrum analysis," Results in Engineering, vol. 28, Art. no. 106967, 2025
5. E. Puschita, O. Ratiu, M. Drobczyk, N. Panagiotopoulos, **B. S. Kirei**, S. Vos, V. Ratiu, T. Gärtner, A. Pastrav, and T. Palade, "A UWB solution for wireless intra-spacecraft transmissions of sensor and SpaceWire data," International Journal of Satellite Communications and Networking, vol. 38, no. 1, pp. 46–61, 2020
6. R. Buta, E. Pușchiță, **B. S. Kirei**, C. Codău, T. Palade, P. Dolea, and A. Pastrav, "Wireless-SpaceWire bridge for intrasatellite transmissions," International Journal of Satellite Communications and Networking, vol. 41, no. 5, pp. 487–501, 2023
7. C. Conțan, **B. S. Kirei**, and M. D. Topa, "Modified NLMF adaptation of Volterra filters used for nonlinear acoustic echo cancellation," Signal Processing, vol. 93, no. 5, pp. 1152–1161, 2013
8. L. I. Mihăilă, C. G. Barbura, P. Faragó, S. Hintea, **B. S. Kirei**, and A. Fazakas, "FPGA-Accelerated ECG Analysis: Narrative Review of Signal Processing, ML/DL Models, and Design Optimizations," Electronics, vol. 15, no. 2, Art. no. 301, 2026

##### Brevete

1. B. S. Kirei, M. D. Topa, R. G. Groza, and C. A. Fărcaș, "Apparatus and method for linearization of control code-oscillation frequency characteristic for multi-band digitally controlled oscillators and apparatus customization for a frequency-locked loop," Romania Patent RO134011 A2, Mar. 30, 2020.
2. E. Surducu, E.-D. Pușchiță, V. Surducu, B. S. Kirei, Ș. Gergely, B. Belean, G. Kovacs, A. D. Oprea, R. Nelega, and R. V. F. Turcu, "Smart system of virtual antennae array," Romania Patent RO137723 A3, Nov. 29, 2024

**Premii**

- **Premiul** "Excellent Poster Award for Young Scientist" la conferința internațională International Spring Seminar on Electronics 2007 ([www.isse2007.org](http://www.isse2007.org)), organizat în Cluj-Napoca între 9-13 Mai, sponsorizat de IEEE.
- **Premiu** câștigat în cadrul competiției „premierea cercetării” (PN-II-RU-PRECISI-2012-6) oferit de UEFISCDI.
- **Premiu** câștigat în cadrul competiției „premierea cercetării” (PN-II-RU-PRECISI-2013-7-3373) oferit de UEFISCDI.